

産学連携のための基礎データ

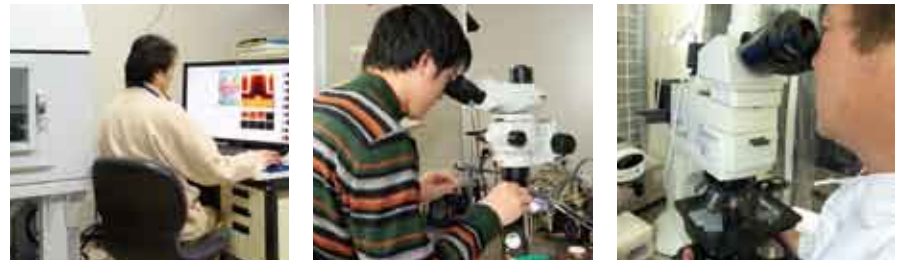
主な研究テーマ

- ナノテクノロジーと極細半導体素子
- 新機能メモリデバイス
- 低電力回路とバイオ情報処理回路技術
- 3次元集積回路技術と積層型情報処理システム
- 光インターコネクションと光電子集積システム
- 科学計算専用並列コンピュータシステム
- 人工網膜チップと脳型コンピュータ
- 生体融合集積システム (バイオチップとチップ処理技術)

最近のトピックス

- 1994年 SSDM Award (Int. Conf. on Solid State Devices and Materials)
- 1996年 IEEE Cleo Brunetti Award
- 1997年 IEEE Fellow
- 2002年 文部科学大臣賞 (科学技術功労者)
- 2002年 (株)サイキューブ設立
- 2004年 応用物理学会光電子集積化技術業績賞 (林蔵雄賞)
- 2006年 米国電気電子学会 (IEEE) で最高位の「ニシザワ・メダル」を受賞
- 2008年～ 経済産業省「ドリームチッププロジェクト」に参加
- 2010年 東北マイクロテック(株)設立
- 2011年 秋の褒章 紫綬褒章を受章

今後の主流となる3次元LSI
DRAM、フラッシュメモリなどの大きな市場へ



■タッピングモードAFMなどでLSIの性能評価を行う評価室

そのような中、3次元LSI実用化の早期化を図ることを目的に、2002年に(株)サイキューブ、2010年に東北マイクロテック(株)を設立。小柳教授は最高技術顧問として、技術だけでなく、世界の研究者とのコンタクトを通して、業界・市場情報を提供しています。

両ベンチャー企業では、世界中の研究機関、電子部品メーカー、車載用品メーカーなどに、3次元LSIを応用した試作品、製品を提供しています。サイキューブでは、3次元LSIのイメージセンサを製品化・販売するほか、量産実用化技術・最適なシステムインパッケージについて開発。

東北マイクロテックでは、脳電極、網膜チップモジュールなどの「脳プロトタイプ」など、小柳教授が研究室で取り組むバイオロボティクス分野でも、3次元LSIの製品化を進めています。

2000年にはビジュアルテクノロジー(株)と当時世界最小となったクラスト型小型並列計算機を共同開発しています。

3次元LSI技術でバイオロボティクス分野も変わる
世界中の企業とも産学連携が始まった



■西澤記念研究センターには、半導体メーカーと共同開発した8inch、12inchのLSI製造装置。このような最先端装置が、2013年完成予定の多賀城市の製造拠点に並ぶ

半導体工学と計算機工学の基礎を、バイオテクノロジー分野、またロボティクス分野へ応用するのが「バイオロボティクス分野」です。小柳教授の研究といえば、知能処理、情報処理ができる唯一のハードウェアであるLSIを、3次元化することによって脳の機能に近づけ、体内に埋め込むという技術がその一つ。視力を回復させる、脳の情報を取り出す、治療に生かすなど、今後その応用が広がっていく分野です。さらに、海外の大学や研究機関に研究開発用のデバイスを提供するなど、新たなビジネスも始まっています。

研究開発にビジネス感覚を取り入れ、再び日本企業が世界の半導体業界を牽引する将来をつくるのが小柳教授の大きな目標。大学側が新しい開発分野を創出し、企業がその技術を製品に活用するという産学連携の強みを活用して、業界を盛り上げていきたいと考えています。

現在、多賀城市に3次元LSI製造ラインの整備を進めており、2013年に完成すれば新しい機能をもった3次元LSIの量産が可能となります。東北大で生まれた技術を世界へ発信していく拠点となることが期待されています。



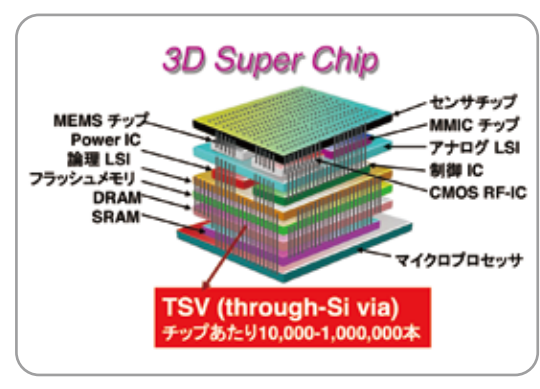
小柳光正

世界に注目される
「3次元集積回路技術」で
国際規模のビジネスを創出

○未来科学技術共同研究センター教授
○IEEEフェロー

1980年代、「産業の米」ともいわれるDRAM (Dynamic Random Access Memory)の基本素子「3次元スタックドキャパシタ型メモリセル」を開発。全世界のDRAMの90%に採用され、これまでの売上高は30兆円にものぼります。初めて採用された高誘電率薄膜についても注目されるほか、フラッシュメモリにも変わる高速不揮発性半導体メモリにも、その考え方が取り入れられるなど、半導体集積回路技術全体の発展に貢献しています。

1980年代の終わりにシリコン貫通配線(TSV)を使った3次元LSIの発想に思い至り、研究の場を東北大学に移して、世界に先駆けて、新しい3次元集積化技術の研究開発にも着手。技術的・性能的な限界がある2次元LSIに対して、年々高まるニーズに応えるだけでなく、微細化に伴う設備投資を抑えられる利点もあり、すでに海外の半導体メーカーに提供され、盛んに開発が行われています。



3次元集積化技術は、完成したLSIウェーハに垂直方向の埋込配電(貫通配線)を形成したあとに張り合わせ、さらに張り合わせたウェーハを薄くして再度張り合わせるといったもの。この技術は世界の標準的な方式となっている。東北大学ではこの技術をさらに進めて、いろいろな種類のチップを一括積層できる新しいスーパーチップ技術も開発。